

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

(51)Int.Cl.<sup>7</sup>

識別記号

F I

テームト(参考)

H 0 4 L 27/227  
7/00  
27/38  
27/14

H 0 4 L 27/22  
7/00  
27/00  
27/14

B 5 K 0 0 4  
F 5 K 0 4 7  
G  
Z

審査請求 未請求 請求項の数9 OL (全 12 頁)

(21)出願番号

特願平11-155758

(22)出願日

平成11年6月2日(1999. 6. 2)

(71)出願人 000004330

日本無線株式会社

東京都三鷹市下連雀5丁目1番1号

(72)発明者 對馬 肩吾

東京都三鷹市下連雀五丁目1番1号 日本  
無線株式会社内

(74)代理人 100075258

弁理士 吉田 研二 (外2名)

Fターム(参考) 5K004 AA04 AA05 AA08 FG02 FJ06

FJ12 FJ17 JG01 JJ06 JJ10

5K047 AA03 EE01 EE02 EE04 MM24

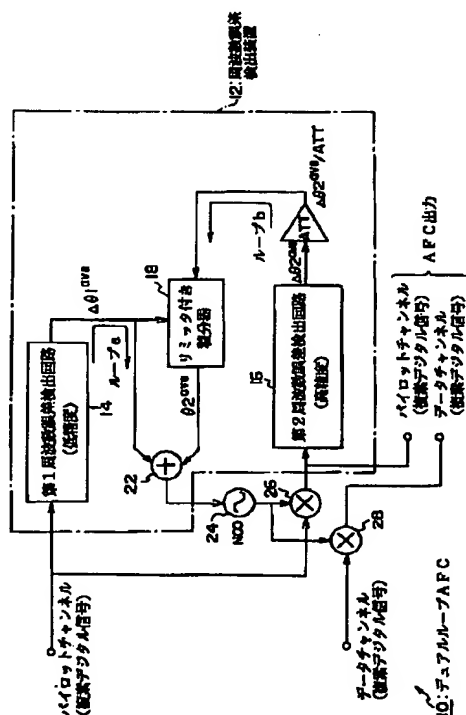
MM35 MM44 MM45 MM50

(54)【発明の名称】 周波数誤差検出装置及び自動周波数制御装置

(57)【要約】

【課題】 引き込み時と定常状態とで制御を切り替えることなく、常に広周波数範囲かつ高精度での周波数誤差検出を行い、それを用いてAFCを実現する。

【解決手段】 第1周波数誤差検出回路14では広周波数範囲かつ低精度の周波数誤差 $\Delta\theta 1^{ave}$ を出力し、フィードフォワード制御に係るループaを構成する。第2周波数誤差検出回路16では狭周波数範囲かつ高精度の周波数誤差 $\Delta\theta 2^{ave}$ を出力し、フィードバック制御に係るループbを構成する。リミッタ付き積分器18では、第2周波数誤差検出回路16の出力を減衰させてなる $\Delta\theta 2^{ave}/ATT$ から $\Delta\theta 1^{ave}$ の変化量 $w d$ を引いたものを積分しており、その積分値と $\Delta\theta 1^{ave}$ とが加算器22で加算され、その加算値が周波数誤差情報としてNCO24に供給される。



## 【特許請求の範囲】

【請求項 1】 受信信号を直交検波して生成される複素信号の所定時間あたりの位相回転量に対応する周波数誤差情報を算出する周波数誤差検出装置であって、前記複素信号に基づき、前記複素信号の所定時間あたりの位相回転量に対応する第 1 の周波数誤差量を第 1 の精度かつ第 1 の周波数範囲で検出する第 1 の周波数誤差検出手段と、

該第 1 の周波数誤差検出手段と併行して、前記複素信号に基づき、前記複素信号の所定時間あたりの位相回転量に対応する第 2 の周波数誤差量を前記第 1 の精度よりも高い第 2 の精度かつ前記第 1 の周波数範囲よりも狭い第 2 の周波数範囲で検出する第 2 の周波数誤差検出手段と、

前記第 1 及び第 2 の周波数誤差量に基づき、前記第 1 の周波数誤差量の増減を制限付きで補償しつつ、前記周波数誤差情報を算出する周波数誤差情報算出手段と、を含むことを特徴とする周波数誤差検出装置。

【請求項 2】 請求項 1 に記載の周波数誤差検出装置において、

前記周波数誤差情報算出手段は、前記第 2 の周波数誤差量から前記第 1 の周波数誤差量の所定時間あたりの増減量を減算した値を積分して所定数値範囲内の積分値を出力する積分器と、該積分値と前記第 1 の周波数誤差量とを加算して前記周波数誤差情報として出力する加算器と、を含むことを特徴とする周波数誤差検出装置。

【請求項 3】 請求項 1 に記載の周波数誤差検出装置において、

前記周波数誤差情報算出手段は、前記第 1 の周波数誤差量を積分して所定数値範囲内の第 1 の積分値を出力する第 1 の積分器と、前記第 2 の周波数誤差量から前記第 1 の周波数誤差の所定時間あたりの増減量を減算した値を積分して所定数値範囲内の第 2 の積分値を出力する第 2 の積分器と、前記第 1 及び第 2 の積分値を加算して前記周波数誤差情報を出力する加算器と、を含むことを特徴とする周波数誤差検出装置。

【請求項 4】 請求項 1 乃至請求項 3 のいずれかに記載の周波数誤差検出装置において、

前記第 2 の周波数誤差検出手段は、前記周波数誤差情報に基づいて所定時間あたりの位相回転量を零とするよう補正を施された前記複素信号に基づき、該補正を施された前記複素信号の所定時間あたりの位相回転量に対応する前記第 2 の周波数誤差量を算出することを特徴とする周波数誤差検出装置。

【請求項 5】 請求項 4 に記載の周波数誤差検出装置において、

前記第 1 の周波数誤差検出手段は、前記補正を施される以前の前記複素信号に基づき、該補正を施される以前の

前記複素信号の所定時間あたりの位相回転量に対応する前記第 1 の周波数誤差量を算出することを特徴とする周波数誤差検出装置。

【請求項 6】 請求項 4 に記載の周波数誤差検出装置において、

前記第 1 の周波数誤差検出手段は、前記周波数誤差情報に基づいて所定時間あたりの位相回転量を零とするよう補正を施された前記複素信号に基づき、該補正を施された前記複素信号の所定時間あたりの位相回転量に対応する前記第 1 の周波数誤差量を算出することを特徴とする周波数誤差検出装置。

【請求項 7】 受信信号を直交検波して生成される複素信号の所定時間あたりの位相回転量を第 1 の精度かつ第 1 の周波数範囲で第 1 の位相回転量として検出し、該第 1 の位相回転量を零とするよう前記複素信号を補正する第 1 の制御手段と、

該第 1 の制御手段と併行し、前記複素信号の所定時間あたりの位相回転量を前記第 1 の精度よりも高い第 2 の精度かつ前記第 1 の周波数範囲よりも狭い第 2 の周波数範囲で第 2 の位相回転量として検出し、該第 2 の位相回転量を零とするよう前記複素信号をさらに補正する第 2 の制御手段と、

前記第 1 の制御手段により検出される前記第 1 の位相回転量の増減を制限付きで補償する補償手段と、を含むことを特徴とする自動周波数制御装置。

【請求項 8】 受信信号を直交検波して生成される複素信号の所定時間あたりの位相回転量を第 1 の精度かつ第 1 の周波数範囲で第 1 の位相回転量として検出し、該第 1 の位相回転量を零とするよう前記複素信号を補正するフィードフォワード制御手段と、

該フィードフォワード制御手段と併行し、該フィードフォワード制御手段による補正後の前記複素信号の所定時間あたりの位相回転量を前記第 1 の精度よりも高い第 2 の精度かつ前記第 1 の周波数範囲よりも狭い第 2 の周波数範囲で第 2 の位相回転量として検出し、該第 2 の位相回転量を零とするよう前記複素信号をさらに補正するフィードバック制御手段と、

前記フィードフォワード制御手段により検出される前記第 1 の位相回転量の増減を制限付きで補償する補償手段と、

を含むことを特徴とする自動周波数制御装置。

【請求項 9】 受信信号を直交検波して生成される複素信号の所定時間あたりの位相回転量を第 1 の精度かつ第 1 の周波数範囲で第 1 の位相回転量として検出し、該第 1 の位相回転量を零とするよう前記複素信号を補正する第 1 のフィードバック制御手段と、

該第 1 のフィードバック制御手段と併行し、前記複素信号の所定時間あたりの位相回転量を前記第 1 の精度よりも高い第 2 の精度かつ前記第 1 の周波数範囲よりも狭い第 2 の周波数範囲で第 2 の位相回転量として検出し、該

第2の位相回転量を零とするよう前記複素信号をさらに補正する第2のフィードバック制御手段と、  
前記第1のフィードバック制御手段により検出される前記第1の位相回転量の増減を制限付きで補償する補償手段と、

を含むことを特徴とする自動周波数制御装置。

#### 【発明の詳細な説明】

##### 【0001】

【発明の属する技術分野】本発明は周波数誤差検出装置及び自動周波数制御装置に関し、特に、送受信間のローカル周波数誤差やドップラシフトに起因する周波数誤差を広い周波数範囲かつ高精度で検出する周波数誤差検出装置及びこれを用いた自動周波数制御（AFC）装置に関する。

##### 【0002】

【従来の技術】送信側の変調回路に用いるローカル発振器と受信側の復調回路に用いるローカル発振器との周波数差や伝送路で付加されるドップラシフト等により、送受信間に周波数誤差が生じる。かかる周波数誤差が存在すると受信信号を直交検波して生成される複素信号は位相平面上で回転することになり、これを放置すると復調回路は送信データの判定を誤ってしまう。そこで、受信側でこの周波数誤差を推定し、それを補正する技術が考案されている。この技術が自動周波数制御（AFC）である。

【0003】AFCは周波数誤差検出機能と補正機能に分けて考えることができる。ここで、まず周波数誤差検出機能について説明する。図8は、周波数誤差検出機能を実現するための従来の周波数誤差検出回路の一例を示す図である。同図に示す周波数誤差検出回路100は、無変調化部102と、第1平均化処理部104と、遅延部106と、乗算器108と、第2平均化処理部110と、角度演算部112と、を含んで構成されている。この周波数誤差検出回路100は、論理が既知のパイロット信号を用いて周波数誤差検出するものである。受信パイロットはデジタル複素信号であり、まず無変調化部102は、受信パイロットシンボルとパイロット情報とを用いて論理が固定になるよう受信パイロットシンボルを変換し、無変調化信号Prを出力する。第1平均化処理部104では、その無変調化信号Prの実数部及び虚数部をそれぞれmシンボル毎に平均化し、平均化信号Pbを出力する。

【0004】遅延部106は、この平均化信号Pbをmシンボル時間だけ遅延させる機能を有しており、乗算器108は、現時刻の平均化信号Pb(n)の複素共役と、遅延部106から出力されるmシンボル時間前の平均化信号Pb(n-1)と、を複素乗算することにより両者の位相差ベクトルPdを出力するようになっている（以下、括弧内の文字はシンボル時刻を表す）。第2平均化処理部110では、位相差ベクトルPdの実数部及

び虚数部をそれぞれk回平均化し、平均値Pd<sup>ave</sup>を出力する。平均値Pd<sup>ave</sup>は角度演算部112に入力され、そこでROMテーブル等に基づいて位相回転量Δθ<sup>ave</sup>に変換される。この出力は、受信パイロット信号のmシンボル当たりの位相回転量であり、これが上述した周波数誤差に対応する。なお、位相回転量Δθ<sup>ave</sup>は角度演算部112で保持されるROMテーブルの分解能等により離散的な値をとる。

【0005】ところで、上記第1平均化処理部104で用いた平均化パラメータmは、周波数範囲と検出精度（熱雑音、フェージングの影響を抑圧する程度）に関係し、平均化パラメータmが小さいほど検出範囲が広く、精度は悪くなる。一方、平均化パラメータmが大きいほど検出範囲が狭く、精度は良くなる。ここで、検出範囲が制限されるのは、mシンボル時間における位相回転量として±180°以内の検出結果しか得られないということに起因する。

【0006】また、上記第2平均化処理部110で用いる平均化パラメータkは、検出精度と引き込み時間に関連する。すなわち、平均化パラメータkが小さいほど精度が悪く、引き込み時間が早くなる。一方、平均化パラメータkが大きいほど精度が良く、引き込み時間が長くなる。このように、上記周波数誤差検出回路100の総合特性は、平均化パラメータm、kの双方により決定されることになる。

【0007】従来のAFCでは、引き込み時には広周波数範囲かつ低精度で周波数誤差を検出し、定常状態では狭周波数範囲かつ高精度で周波数誤差を検出するために、それぞれの局面で有利なよう平均化パラメータm、kを設定した周波数誤差検出回路100を複数用意し、もしくは平均化パラメータm、kに可変機能を持たせて両局面で切り換えて上記周波数誤差検出回路100を用いるようにしている。かかる技術は、例えば、1997年電子情報通信学会通信ソサイエティ大会において「誤差検出シンボル切替型デュアルループAFCの一検討」と題し、鬼沢等により提案されている。

【0008】図9は、かかる技術を用いたデュアルループAFCの構成を示す図である。同図に示すデュアルループAFC120は、第1周波数誤差検出回路14と、第2周波数誤差検出回路16と、を含んで構成されている。第1周波数誤差検出回路14及び第2周波数誤差検出回路16は、ともに図8に示す周波数誤差検出回路100と同様の構成を有している。そして、第1周波数誤差検出回路14は、主として引き込み時に機能するよう広周波数範囲かつ低精度で動作するよう平均化パラメータm、kが決定されている。一方、第2周波数誤差検出回路16は、主として定常状態で機能するよう狭周波数かつ高精度で動作するよう平均化パラメータm、kが決定されている。第1周波数誤差検出回路14には、図示しない前段回路において直交検波され生成された複素デ

## 5.

デジタル信号が入力されている。この複素デジタル信号はパイロットチャンネルに係るものである。第1周波数誤差検出回路14では、この複素デジタル信号を用いて広周波数範囲かつ低精度で周波数誤差 $\Delta\theta 1^{ave}$ を出力する。

【0009】この周波数誤差 $\Delta\theta 1^{ave}$ は切り替え制御部115を介して加算器22に入力されている。加算器22の出力は、NCO24に入力されており、NCO24は加算器22の出力値に応じた周波数の信号を乗算器26に供給している。乗算器26には、パイロットチャンネルに係る複素デジタル信号も入力されており、その複素デジタル信号がNCO24の出力により逆位相回転を与えられ、周波数誤差を改善することができるようになっている。この乗算器26の出力は、第2周波数誤差検出回路16に入力されている。第2周波数誤差検出回路16では、狭周波数範囲かつ高精度で、乗算器26の出力信号に未だ残留している周波数誤差 $\Delta\theta 2^{ave}$ を検出する。残留分に係る周波数誤差 $\Delta\theta 2^{ave}$ は、減衰器20に入力され、その出力がリミッタ付き積分器114に入力される。リミッタ付き積分器114では周波数誤差 $\Delta\theta 2^{ave}$ に減衰係数 $1/ATT$ を乗算したものを完全積分している。

【0010】図10は、かかるリミッタ付き積分器114の構成を示す図である。同図に示すように、リミッタ付き積分器114は、加算器116と、リミッタ118と、メモリ120と、を含んで構成されている。減衰器20から出力される $\Delta\theta 2^{ave}/ATT$ は加算器116に入力され、そこで既にメモリ120に格納されている内容と足し合わされる。その結果はリミッタ118に入力され、その上限及び下限がクリッピングされるようになっている。そしてリミッタ118の出力はメモリ120に供給される。こうして、メモリ120には $\Delta\theta 2/ATT$ の完全積分値が格納されるようになっているが、その積分値は上限及び下限を有するものとなる。リミッタ付き積分器114の出力 $\theta 2^{ave}$ は、切り替え制御部115を介して加算器22に入力されている。

【0011】切り替え制御部115では、引き込み時には第1周波数誤差検出回路14から出力される周波数誤差 $\Delta\theta 1^{ave}$ のみを加算器22に供給し、一方、定常状態に移行する際には $\Delta\theta 1^{ave}$ の値を固定し、それを加算器22に供給している。また、この定常状態ではリミッタ付き積分器114の出力も加算器22に供給している。こうして、このデュアルループAFC120では、引き込み時には第1周波数誤差検出回路14によりフィードフォワード制御がなされ、一方、定常状態では第2周波数誤差検出回路16によりフィードバック制御が行われるようになっている。こうして、引き込み時には、フィードフォワード制御により周波数誤差をある程度収束させ、その後、その残留した周波数誤差をフィードバックループ制御により微細補正することができる。

## 6

【0012】NCO24の出力は乗算器26に供給されるとともに、データチャンネルに係る複素デジタル信号との乗算を行うべく乗算器28にも供給されており、これにより周波数誤差を補正された複素デジタル信号が、パイロットチャンネル及びデータチャンネルの双方について出力されるようになる。

## 【0013】

【発明が解決しようとする課題】しかしながら、この従来技術に係るデュアルループAFC120では、切り替え制御部115が第1周波数誤差検出回路14及び第2周波数誤差検出回路16を切り替えて動作させなければならない。ところが、最適な切り替えタイミングは伝送路状態により変化するものであるため、その判断は必ずしも容易ではない。また、定常状態では切り替え制御部115が $\Delta\theta 1^{ave}$ として固定値を加算器22に供給するとともに、その後は専ら狭周波数範囲でしか動作しない第2周波数誤差検出回路16によりAFC動作が行われるため、周波数誤差がステップ的に大きく変化すると検出結果がオーバーフローして制御が不安定になるという問題がある。即ち、従来のデュアルループAFC120では、切り替え制御部115での制御切り替えを適切に行わない限り、周波数検出精度が劣化したり制御動作が不安定になるという問題がある。

【0014】本発明は上記課題に鑑みなされたものであって、その目的は、周波数誤差検出の態様を外部から切り替えることなく、常に広周波数範囲かつ高精度で周波数誤差を検出することのできる周波数誤差検出装置及びそれを用いた自動周波数制御装置を提供することにある。

## 【0015】

【課題を解決するための手段】上記課題を解決するために本発明に係る周波数誤差検出装置は、受信信号を直交検波して生成される複素信号の所定時間あたりの位相回転量に対応する周波数誤差情報を算出する周波数誤差検出装置であって、前記複素信号に基づき、前記複素信号の所定時間あたりの位相回転量に対応する第1の周波数誤差量を第1の精度かつ第1の周波数範囲で検出する第1の周波数誤差検出手段と、該第1の周波数誤差検出手段と併行して、前記複素信号に基づき、前記複素信号の所定時間あたりの位相回転量に対応する第2の周波数誤差量を前記第1の精度よりも高い第2の精度かつ前記第1の周波数範囲よりも狭い第2の周波数範囲で検出する第2の周波数誤差検出手段と、前記第1及び第2の周波数誤差量に基づき、前記第1の周波数誤差量の増減を制限付きで補償しつつ、前記周波数誤差情報を算出する周波数誤差情報算出手段と、を含むことを特徴とする。

【0016】本発明によれば、第1の周波数誤差検出手段が第2の周波数誤差検出手段よりも広周波数範囲かつ低精度で第1の周波数誤差量を検出し、第2の周波数誤差検出手段が第1の周波数誤差検出手段よりも狭周波数

7  
検出範囲かつ高精度にて第2の周波数誤差量を検出する。そして、両者に基づき周波数誤差情報が算出される。この際、第1の周波数誤差量の増減は制限付きで補償される。このため、その制限内では第1の周波数誤差量の増減が前記周波数誤差情報には反映されず、一方、制限を越えた場合に第1の周波数誤差量の増減が周波数誤差情報に影響を与えるようになる。このため、上記周波数誤差情報は、大きな周波数誤差量の変化がある場合は主として第1の周波数誤差量の変化に対応して算出され、小さな周波数誤差量の変化がある場合は第2の周波数誤差量の変化に対応して算出される。この結果、第1及び第2の周波数誤差検出手段を併行動作させ、両者を切り替えることなく、広周波数範囲かつ高精度での周波数誤差検出を実現することができる。

【0017】また、本発明の一態様では、前記周波数誤差情報算出手段は、前記第2の周波数誤差量から前記第1の周波数誤差量の所定時間あたりの増減量を減算した値を積分して所定数値範囲内の積分値を出力する積分器と、該積分値と前記第1の周波数誤差量とを加算して前記周波数誤差情報として出力する加算器と、を含むことを特徴とする。こうすれば、制限付きで第1の周波数誤差量の増減を補償しつつ周波数誤差情報を算出することができる。

【0018】また、本発明の一態様では、前記周波数誤差情報算出手段は、前記第1の周波数誤差量を積分して所定数値範囲内の第1の積分値を出力する第1の積分器と、前記第2の周波数誤差量から前記第1の周波数誤差の所定時間あたりの増減量を減算した値を積分して所定数値範囲内の第2の積分値を出力する第2の積分器と、前記第1及び第2の積分値を加算して前記周波数誤差情報を出力する加算器と、を含むことを特徴とする。こうすれば、制限付きで第1の周波数誤差量の増減を補償しつつ周波数誤差情報を算出することができる。

【0019】また、本発明の一態様では、前記第2の周波数誤差検出手段は、前記周波数誤差情報に基づいて所定時間あたりの位相回転量を零とするよう補正を施された前記複素信号に基づき、該補正を施された前記複素信号の所定時間あたりの位相回転量に対応する前記第2の周波数誤差量を算出することを特徴とする。こうすれば、周波数誤差情報に基づいて補正された複素信号の残留周波数誤差を、第2の周波数誤差量として算出できるようになる。

【0020】また、本発明の一態様では、前記第1の周波数誤差検出手段は、前記補正を施される以前の前記複素信号に基づき、該補正を施される以前の前記複素信号の所定時間あたりの位相回転量に対応する前記第1の周波数誤差量を算出することを特徴とする。こうすれば、前期複素信号が元々含んでいる周波数誤差を第1の周波数誤差量として算出することができる。

【0021】また、本発明の一態様では、前記第1の周

波数誤差検出手段は、前記周波数誤差情報に基づいて所定時間あたりの位相回転量を零とするよう補正を施された前記複素信号に基づき、該補正を施された前記複素信号の所定時間あたりの位相回転量に対応する前記第1の周波数誤差量を算出することを特徴とする。こうすれば、周波数誤差情報に基づいて補正された複素信号の残留周波数誤差を、第2の周波数誤差量として算出できるようになる。

10 【0022】一方、本発明に係る自動周波数制御装置は、受信信号を直交検波して生成される複素信号の所定時間あたりの位相回転量を第1の精度かつ第1の周波数検出範囲で第1の位相回転量として検出し、該第1の位相回転量を零とするよう前記複素信号を補正する第1の制御手段と、該第1の制御手段と併行し、前記複素信号の所定時間あたりの位相回転量を前記第1の精度よりも高い第2の精度かつ前記第1の周波数範囲よりも狭い第2の周波数検出範囲で第2の位相回転量として検出し、該第2の位相回転量を零とするよう前記複素信号をさらに補正する第2の制御手段と、前記第1の制御手段により検出される前記第1の位相回転量の増減を制限付きで補償する補償手段と、を含むことを特徴とする。

20 【0023】本発明によれば、第1の制御手段と第2の制御手段とを併行動作させ、第1の制御手段における操作量たる第1の位相回転量の増減は制限付きで補償される。このため、かかる制限を越える第1の位相回転量の増減があった場合には第1の制御手段が主として機能し、かかる制限を越えない第1の位相回転量の増減があった場合には第2の制御手段が主として機能する。この結果、広周波数範囲かつ高精度での自動周波数制御が可能となる。

30 【0024】また、本発明に係る自動周波数制御装置は、受信信号を直交検波して生成される複素信号の所定時間あたりの位相回転量を第1の精度かつ第1の周波数検出範囲で第1の位相回転量として検出し、該第1の位相回転量を零とするよう前記複素信号を補正するフィードフォワード制御手段と、該フィードフォワード制御手段と併行し、該フィードフォワード制御手段による補正後の前記複素信号の所定時間あたりの位相回転量を前記第1の精度よりも高い第2の精度かつ前記第1の周波数範囲よりも狭い第2の周波数検出範囲で第2の位相回転量として検出し、該第2の位相回転量を零とするよう前記複素信号をさらに補正するフィードバック制御手段と、前記フィードフォワード制御手段により検出される前記第1の位相回転量の増減を制限付きで補償する補償手段と、を含むことを特徴とする。

40 【0025】本発明によれば、フィードフォワード制御手段により広周波数範囲かつ低精度にて速やかに位相回転量が零となるよう前期複素信号が補正がなされ、残留分に係る位相回転量については、フィードバック制御手段により狭周波数範囲かつ高精度にてそれが零になるよ

う前期複素信号がさらに補正される。この際、フィードフォワード制御手段における操作量たる第1の位相回転量の増減は制限付きで補償されるため、かかる制限を越える第1の位相回転量の増減があった場合にはフィードフォワード制御手段が主として機能し、かかる制限を越えない第1の位相回転量の増減があった場合にはフィードバック制御手段が機能する。この結果、広周波数範囲かつ高精度での自動周波数制御が可能となる。

【0026】また、本発明に係る自動周波数制御装置は、受信信号を直交検波して生成される複素信号の所定時間あたりの位相回転量を第1の精度かつ第1の周波数検出範囲で第1の位相回転量として検出し、該第1の位相回転量を零とするよう前記複素信号を補正する第1のフィードバック制御手段と、該第1のフィードバック制御手段と併行し、前記複素信号の所定時間あたりの位相回転量を前記第1の精度よりも高い第2の精度かつ前記第1の周波数範囲よりも狭い第2の周波数検出範囲で第2の位相回転量として検出し、該第2の位相回転量を零とするよう前記複素信号をさらに補正する第2のフィードバック制御手段と、前記第1のフィードバック制御手段により検出される前記第1の位相回転量の増減を制限付きで補償する補償手段と、を含むことを特徴とする。

【0027】本発明によれば、第1のフィードバック制御手段により広周波数範囲かつ低精度にて前期複素信号の位相回転量が零となるよう前期複素信号が補正がなされ、さらに併行動作する第2のフィードバック制御手段により狭周波数範囲かつ高精度にて前期複素信号の位相回転量が零になるよう前期複素信号が補正される。この際、フィードフォワード制御手段における操作量たる第1の位相回転量の増減は制限付きで補償されるため、かかる制限を越える第1の位相回転量の増減があった場合には第1のフィードバック制御手段が主として機能し、かかる制限を越えない第1の位相回転量の増減があった場合には第2のフィードバック制御手段が機能する。この結果、広周波数範囲かつ高精度での自動周波数制御が可能となる。

#### 【0028】

【発明の実施の形態】以下、本発明の好適な実施の形態について図面に基づき詳細に説明する。

【0029】実施の形態1. 図1は、本発明の実施の形態1に係るデュアルループAFCの構成を示す図である。同図に示すデュアルループAFC10は、従来技術に係るデュアルループAFC120に比して、リミッタ付き積分器114がリミッタ付き積分器18に変更されており、このリミッタ付き積分器18には第1周波数誤差検出回路14の出力が入力されるようになっている。また、従来技術に係るデュアルループAFC120では、第1周波数誤差検出回路14の出力及びリミッタ付き積分器114の出力は、いずれも切り替え制御部115を介して加算器22に供給されていたが、本実施の形

態1に係るデュアルループAFC10では、第1周波数誤差検出回路14及びリミッタ付き積分器18の出力はダイレクトに加算器22に供給されている。デュアルループAFC10に係るその他の構成については従来技術に係るデュアルループAFC120と同様であるので、ここでは同一符号を付して説明を省略する。なお、ここでは第1周波数誤差検出回路14及び第2周波数誤差検出回路16として図8に示される周波数誤差検出回路100を用いることにするが、その他の周波数誤差検出回路を用いてもよい。また、このデュアルループAFC10では、図中一点鎖線で囲まれる部分が周波数誤差検出装置12として機能する。

【0030】図2は、本実施の形態1に係るデュアルループAFC10に含まれるリミッタ付き積分器18の構成を示す図である。同図に示すように、このリミッタ付き積分器18は、変化量算出部30と、加算器32と、リミッタ34と、メモリ36と、を含んで構成されている。変化量算出部32は第1周波数誤差検出回路14から出力される周波数誤差 $\Delta\theta 1^{ave}$ が入力されている。そして、変化量算出部30は現時刻の周波数誤差 $\Delta\theta 1^{ave}(n)$ から一時刻前の周波数誤差 $\Delta\theta 1^{ave}(n-1)$ を引き、変化量 $w_d$ を出力する。この変化量 $w_d$ はマイナス符号を与えられて加算器32に供給されている。加算器32には、更に減衰器20の出力である $\Delta\theta 2^{ave}/ATT$ が同符号で供給され、メモリ36に格納済みの内容 $\theta 2^{ave}$ も同符号で供給されている。加算器32では、これら3つの値を足し合わせ、次式で示される加算値 $sum$ をリミッタ34に供給している。

#### 【0031】

【数1】  $sum(n) = \Delta\theta 2^{ave}(n)/ATT + \theta 2^{ave}(n-1) - w_d(n)$

リミッタ34では、上限及び下限をクリッピングし、その値を $lim$ としてメモリ36に供給する。そして、メモリ36に格納される値は $m$ シンボル時間毎に $\Delta\theta 2^{ave}$ として出力される。即ち、このリミッタ付き積分器18では、 $\Delta\theta 2^{ave}(n)/ATT - w_d(n)$ の値がリミッタ付きで完全積分されるようになっている。

【0032】図3は、リミッタ付き積分器18の動作を説明するフロー図である。同図に示すように、リミッタ付き積分器18では、変化量算出部30が第1周波数誤差検出回路14から出力される $\Delta\theta 1^{ave}$ に基づいて $m$ シンボル時間当たりの変化量 $w_d$ を算出する(S101)。そして、加算器32では、変化量算出部30からの出力 $w_d$ 、メモリ36の内容 $\theta 2^{ave}$ 、及び減衰器20の出力 $\Delta\theta 2^{ave}/ATT$ の値を足し合わせ、加算値 $sum$ を算出する(S102)。そして、リミッタ34では、その $sum$ の絶対値が所定のリミッタ値(ここではリミッタ値を $A(>0)$ とする)以下であるかを調べる。ここではリミッタ値を $A(>0)$ とする。

【0033】 $sum$ の絶対値がリミッタ値 $A$ 以下であれ



ば、 $sum$ をそのまま  $lim$ としてメモリ36に供給する(S105)。一方、 $sum$ の絶対値がリミット値Aを超えている場合には、上記所定のリミット値Aに+符号又は-符号を付したものを  $lim$ としてメモリ36に供給する(S104)。即ち、 $sum$ が+Aを超える場合にはメモリ36に+Aを供給し、 $sum$ が-A未満である場合には、メモリ36に-Aを供給する。そして、メモリ36からは  $lim$ の値が  $m$ シンボル時間毎に  $\Delta\theta_{2ave}$ として出力される(S106)。

【0034】以上の構成及び作用を有するリミッタ付き積分器18によれば、第1周波数誤差検出回路14から出力される周波数誤差  $\Delta\theta_{1ave}$ の変化量  $w_d$ が( $\Delta\theta_{2ave}/ATT$ と共にではあるが)完全積分される。リミッタ付き積分器18から出力される積分値は変化量  $w_d$ の積分値と  $\Delta\theta_{2ave}/ATT$ の積分値との和になっている。そして、リミッタ付き積分器18の出力は加算器22に供給され、そのうち変化量  $w_d$ の積分値に係る部分は、第1周波数誤差検出回路14から出力される周波数誤差  $\Delta\theta_{1ave}$ の増減を補償するために用いられる。この際、リミッタ付き積分器18からの出力  $\theta_{2ave}$ は-A~+Aに制限されているので、加算器22に供給される周波数誤差  $\Delta\theta_{1ave}$ の増減量は制限付きで補償されることになる。

【0035】以上の構成において、パイロットチャンネルに係る複素ディジタル信号はループaに係る第1周波数誤差検出回路14に入力され、広周波数範囲かつ低精度で周波数誤差  $\Delta\theta_{1ave}$ を出力する。また、パイロットチャンネルに係る複素ディジタル信号は現状の周波数誤差検出値を元にしてNCO24で逆位相回転が与えられるようになっており、一定範囲で周波数誤差が補正されるようになっており、そして、補正後のパイロットシンボルは周波数に関して残留誤差を含んでおり、この残留誤差は、狭周波数範囲かつ高精度な第2周波数誤差検出回路16にて検出されるようになっており、この第2周波数誤差検出回路16の出力  $\Delta\theta_{2ave}$ は減衰器20にて適当にゲイン調整(ATT)された後、上述した機能を有するリミッタ付き積分器18でリミッタ付きの積分をされるようになっており、リミッタ付き積分器18の出力  $\theta_{2ave}$ は加算器22にて周波数誤差  $\Delta\theta_{1ave}$ と加算され、その加算値が周波数誤差情報としてNCO24に供給されている。

【0036】こうして、本デュアルループAFC10は、広周波数範囲かつ低精度な周波数誤差検出特性を有するループa(フィードフォワード制御ループとして構成されている)と、狭周波数範囲かつ高精度な周波数誤差検出特性を有するループb(フィードバック制御ループとして構成されている)と、のデュアルループが構成され、その両者が同時(併行)動作している。ここで、リミッタ付き積分器18及び減衰器20はループbにおけるフィードバック制御に必要な構成であり、減衰器2

0のATT値と第2周波数誤差検出回路16に含まれる第2平均化処理部110の時定数により、そのループ応答が決定されるようになっている。こうして本デュアルループAFC10では、引き込み時にはループaが主として機能して大きな周波数誤差をある程度小さな周波数誤差にまで速やかに補正し、その後、定常状態ではループbが主として機能して高精度に周波数誤差を補正することができる。

【0037】従来技術に係るデュアルループAFC120では、引き込み時には周波数誤差  $\Delta\theta_{1ave}$ のみを用いてNCO24を制御し、定常状態では周波数誤差  $\Delta\theta_{1ave}$ を固定したものと  $\theta_{2ave}$ の和を用いてNCO24を制御する。これに対して、本デュアルループAFC10では、従来技術のように周波数誤差  $\Delta\theta_{1ave}$ を引き込み後も固定せず、常に変化する  $\Delta\theta_{1ave}$ と  $\theta_{2ave}$ の和を用いてNCO24を制御する。ただし、単純に両者の和をもってNCO24を制御すると、周波数誤差  $\Delta\theta_{1ave}$ が低精度であることに起因する信頼性の低い制御変化が総合的な周波数誤差検出精度に悪影響を与える。このため、本実施の形態に係るデュアルループAFC10では、第1周波数誤差検出回路14から出力される周波数誤差  $\Delta\theta_{1ave}$ の変化を打ち消すように  $\theta_{2ave}$ の値を調整する。即ち、上述したように本実施の形態に係るデュアルループAFC10では、リミッタ付き積分器18から出力される  $\theta_{2ave}$ の値に、 $\Delta\theta_{1ave}$ の変化を補償するため、変化量  $w_d$ の積分値が含まれている。こうして、NCO24に供給される周波数誤差情報は  $\Delta\theta_{1ave}$ による急峻な制御量変化を含まないようになる。

【0038】しかしながら、単純に周波数誤差  $\Delta\theta_{1ave}$ の変化を打ち消したのでは、ループaに係るAFC動作はそもそも機能しなくなってしまう。これに対し、本デュアルループAFC10では、リミッタ付き積分器18の出力  $\theta_{2ave}$ が-A~+Aの範囲制限を受けていることに起因して、変化量  $w_d$ の積分値( $\Delta\theta_{1ave}$ に対する増減補償量)が範囲制限を受けるようになっており、このため、リミッタ付き積分器18でのリミットが働くような  $\Delta\theta_{1ave}$ の大きな変化に対しては、変化量  $w_d$ の積分値による周波数誤差  $\Delta\theta_{1ave}$ の増減補償は十分には行われなくなる。この結果、大きな周波数誤差に対しては主としてループaが機能し、ループaにてある程度周波数誤差を補正した後、ループbが機能するようになる。即ち、周波数誤差の大きい引き込み時では、主としてループaを機能し、残留周波数誤差の小さな定常状態では主としてループaが機能する。この定常状態の場合、周波数誤差の変化が小さなものに収まる限りは、第1周波数誤差検出回路14の出力  $\Delta\theta_{1ave}$ の増減は  $\theta_{2ave}$ に含まれる上記増減補償量によりキャンセルされるため、實際上ループbのみが機能しているように見える。また、定常状態において大きな周波数ステップが生じると、系は不安定になることなく自動的に



ループ a が働きはじめて引き込み動作を再開する。こうして、本実施の形態に係るデュアルループ AFC 10 では、従来技術に係るデュアルループ AFC 120 のように広周波数範囲かつ低精度の周波数誤差検出回路と狭周波数範囲かつ高精度の周波数誤差検出回路等を切り替えて使用することなく、広周波数範囲かつ高精度で周波数誤差を検出し、それを用いて好適な AFC 動作を実現することができる。

【0039】図 4 は、本発明の実施の形態に係るデュアルループ AFC 10 の加算器 22 の出力を示す図である。ここでは、ループ a の周波数誤差検出範囲の  $1/2$  を最大とし、平均化パラメータ  $m$ ,  $k$  が無視できるほどゆっくりスweepした周波数誤差に対する検出特性を示す。ループ a は、広い検出範囲を有しているが低精度であり、同図の例（分解能が  $\pi/32$ ）では検出結果が階段状となってしまう。一方、ループ b はループ a に比して狭い検出範囲（同図では  $1/10$ ）しか得られないが高精度に周波数誤差を検出でき、十倍の分解能を有する。そして、両者を加算して得られる総合的な検出結果は、広周波数範囲かつ高精度なものとなっている。

【0040】以上説明したデュアルループ AFC 10 によれば、従来技術に係るデュアルループ AFC 120 のように平均化パラメータ  $m$ ,  $k$  を切り替えることなく、常に最適な状態で広周波数範囲かつ高精度で周波数誤差を検出することができる。また、上記デュアルループ AFC によれば、比較的簡単な回路構成でもって AFC の精度を向上し、良好な BER 特性を得ることができる。

【0041】なお、本実施の形態 1 に係るデュアルループ AFC 10 は、種々の変形実施が可能である。例えば、以上説明したデュアルループ AFC 10 では、パイロットチャンネルに係る複素デジタル信号のみを用いて周波数誤差を検出し、その検出結果を用いてパイロットチャンネル及びデータチャンネルの双方に対して複素デジタル信号の補正を行うようになっている。この構成は、W-CDMA 方式のようにパイロットチャンネルとデータチャンネルとでコード多重され、別チャンネルとして送信されるシステムにおいて、AFC に対してパイロットチャンネルとデータチャンネルとが別々に入力される場合に好適である。しかしながら、本発明はかかる構成には限定されず、パイロットシンボルとデータシンボルとが時間多重若しくは周波数多重されるシステムに対しても同様に適用可能である。

【0042】また、上記デュアルループ AFC 10 は、判定帰還を用いた AFC やパイロットを用いないデータシンボルのみの AFC にも適用可能である。さらに、デュアルループ構成にとどまらず、トリプルあるいはそれ以上のループを含む構成としてもよい。

【0043】実施の形態 2. 図 5 は、本発明の実施の形態 2 に係るデュアルループ AFC の構成を示す図である。同図に示すデュアルループ AFC 39 は、周波数誤

差検出装置 38 を含んで構成されている。このデュアルループ AFC 39 は、上記実施の形態 1 に係るデュアルループ AFC 10 に比し、第 1 周波数誤差検出回路 14 を含むループ a がフィードバック制御ループとして構成されている点異なる。同図に示すデュアルループ AFC 39 は実施の形態 1 に係るデュアルループ AFC 10 や従来技術に係るデュアルループ AFC 120 と同一構成を含むので、対応する構成についてはそれらと同一符号を付し、ここでは詳細な説明を省略する。

10 【0044】このデュアルループ AFC 39 の周波数誤差検出装置 38 では、パイロットチャンネルに係る複素デジタル信号は NCO 24 の出力と乗算されて逆位相回転を与えられ、第 2 周波数誤差検出回路 16 とともに第 1 周波数誤差検出回路 14 にも供給されている。そして、それぞれにおいて、狭周波数範囲かつ高精度または広周波数範囲かつ低精度での周波数誤差検出が行われる。そして、各検出結果は減衰器 20、40 にそれぞれ通された後（減衰器 40 の減衰係数を  $1/ATT1$ 、減衰器 20 の減衰係数を  $1/ATT2$  とする）、リミッタ付き積分器 18 a、114 にそれぞれ供給される。

20 【0045】ここで、ループ b に係るリミッタ付き積分器 18 a には減衰器 40 の出力である  $\Delta\theta_{1^{ave}}/ATT1$  も入力されている。そして、リミッタ付き積分器 114 から出力される  $\Delta\theta_{1^{ave}}/ATT1$  の完全積分値の増減をキャンセルさせるため、リミッタ付き積分器 18 a からは増減補償量を含んだ積分値を出力するようになっている。そして、加算器 22 においてリミッタ付き積分器 114、18 a の出力を足し合わせると、一定制限の下、リミッタ付き積分器 114 の出力の増減が補償されるようになっている。このため、リミッタ付き積分器 114、18 a の出力を加算してなる周波数誤差情報を NCO 24 の入力値として用いることにより、従来のように切り替え制御を行うことなく、広周波数範囲かつ高精度での周波数誤差検出ができ、これにより好適な AFC 動作を実現することができる。

30 【0046】実施の形態 3. 図 6 は、本発明の実施の形態 3 に係るデュアルループ AFC の構成を示す図である。同図に示すデュアルループ AFC 41 は、上記実施の形態 2 に係るデュアルループ AFC 39 と同一構成の周波数誤差検出装置 38 を有している。ここで異なるのは加算器 22 の出力が NCO 24 に与えられる代わりに、無線部の VCO 50 に与えられることである。即ち、周波数誤差検出装置 38 の出力である周波数誤差情報は DA 変換器 44 においてアナログ信号に変換され、それが VCO 50 に供給される。そして、VCO 50 ではそのアナログ信号に応じた周波数の信号を乗算器 52、54 に供給し、パイロットチャンネル及びデータチャンネルに対して直交検波を行う。そして、検波された複素アナログ信号は AD 変換器 46、48 に供給され、そこでデジタル化される。デジタル化された複素信

号は実施の形態2に係るデュアルループAFC39と同様、第1周波数誤差検出回路14及び第2周波数誤差検出回路16に供給されるようになっている。実施の形態1及び2に係るデュアルループAFC10、39では、図示しない前段の無線部において準同期検波され、そこで生じた周波数誤差はNCO24及び乗算器26、28において逆位相回転を与えることにより補正されていたが、本実施の形態3に係るデュアルループAFC41では、無線部のVCO50を用いて検波時の基準周波数を補正している。このようにしても、広周波数範囲かつ高精度にて周波数誤差を検出し、その検出結果を用いて好適なAFC動作を実現できる。

【0047】実施の形態4. 図7は、本発明の実施の形態4に係るトリプルループAFCの構成を示す図である。同図に示すトリプルループAFC57は、周波数誤差検出装置56を含んで構成されている。この周波数誤差検出装置56は、実施の形態1に係る周波数誤差検出装置12と実施の形態2に係る周波数誤差検出装置38とを組み合わせた構成を有している。即ち、この周波数誤差検出装置56では、高精度の第2周波数誤差検出回路16とそれよりも低精度の第1周波数誤差検出回路14に対し、更に低精度かつ広周波数範囲で動作する第0周波数誤差検出回路58を有している。そして、第2周波数誤差検出回路16及び第1周波数誤差検出回路14は、フィードバック制御に係るループb及びループaをそれぞれ構成し、第0周波数誤差検出回路58は、フィードフォワード制御に係るループcを構成している。ループbにはリミッタ付き積分器18aが設けられており、ループaにはリミッタ付き積分器18bが設けられている。

【0048】リミッタ付き積分器18aには第2周波数誤差検出回路16の出力を減衰させてなる $\Delta\theta 2^{ave}/ATT2$ が入力されるとともに、第1周波数誤差検出回路14の出力を減衰させてなる $\Delta\theta 1^{ave}/ATT1$ が入力されている。そして、リミッタ付き積分器18aの出力値 $\theta 2^{ave}$ は、加算器22に入力された際にリミッタ付き積分器18bの出力の増減を一定制限の下で補償するようになっている。

【0049】また、リミッタ付き積分器18bには第1周波数誤差検出回路14の出力を減衰させてなる $\Delta\theta 1^{ave}/ATT1$ が入力されるとともに、第0周波数誤差検出回路58の出力 $\Delta\theta 0^{ave}$ が入力されている。そして、リミッタ付き積分器18bの出力 $\theta 1^{ave}$ は、加算

器22bに入力された際に第0周波数誤差検出回路58の出力である $\Delta\theta 0^{ave}$ の増減を一定制限の下で補償するようになっている。加算器22aは、第0周波数誤差検出回路58の出力 $\Delta\theta 0^{ave}$ とリミッタ付き積分器18a、bの出力 $\theta 2^{ave}$ 、 $\theta 1^{ave}$ を加算し、それを周波数誤差情報としてNCO24に供給している。かかる構成によれば、引き込み時ではループcを主として機能させ、定常状態では主としてループbを機能させ、更にその中間状態でループaを主として機能させることができるようになる。この結果、更に好適に周波数誤差を検出することができ、AFC動作の精度を向上させることができる。

#### 【図面の簡単な説明】

【図1】 本発明の実施の形態1に係るデュアルループAFCの構成を示す図である。

【図2】 本発明の実施の形態に係るリミッタ付き積分器の構成を示す図である。

【図3】 本発明の実施の形態に係るリミッタ付き積分器の動作を説明するフロー図である。

【図4】 本発明の実施の形態1に係るデュアルループAFCの効果を説明する図である。

【図5】 本発明の実施の形態2に係るデュアルループAFCの構成を示す図である。

【図6】 本発明の実施の形態3に係るデュアルループAFCの構成を示す図である。

【図7】 本発明の実施の形態4に係るトリプルループAFCの構成を示す図である。

【図8】 従来技術に係る周波数誤差検出回路の構成を示す図である。

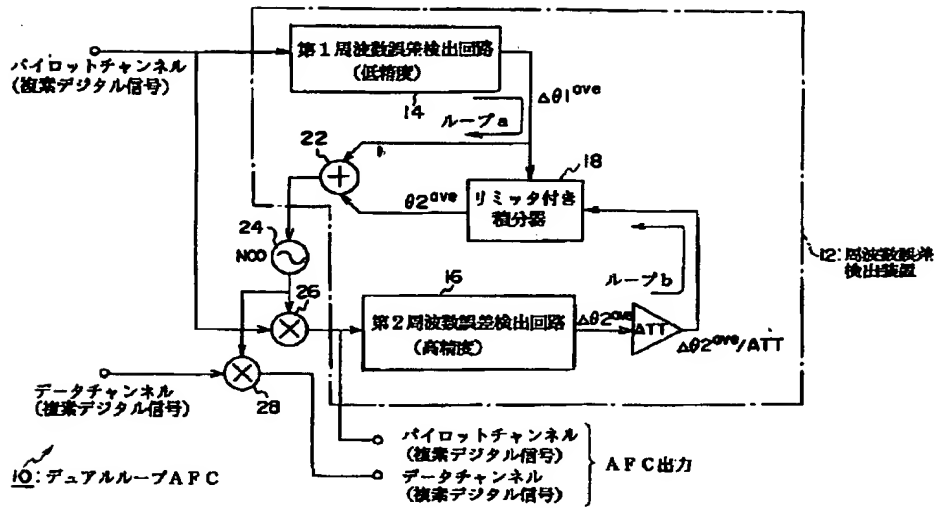
【図9】 従来技術に係るデュアルループAFCの構成を示す図である。

【図10】 従来技術に係るリミッタ付き積分器の構成を示す図である。

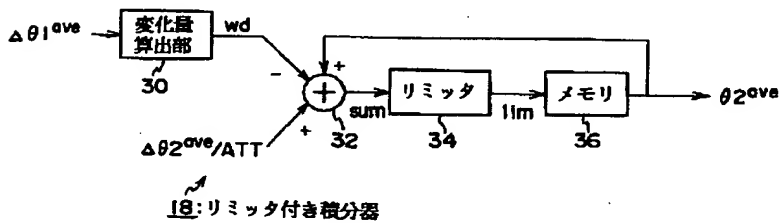
#### 【符号の説明】

10, 39, 41 デュアルループAFC、12, 38, 56 周波数誤差検出装置、14 第1周波数誤差検出回路、16 第2周波数誤差検出回路、18, 18a, 18b, 114 リミッタ付き積分器、20, 40 減衰器、22, 22a, 22b 加算器、24 NC O、26, 28 乗算器、30 変化量算出部、32 加算器、34 リミッタ、36 メモリ、44 DA変換器、46, 48 AD変換器、50 VCO、52, 54 アナログ乗算器、57 トリプルループAFC。

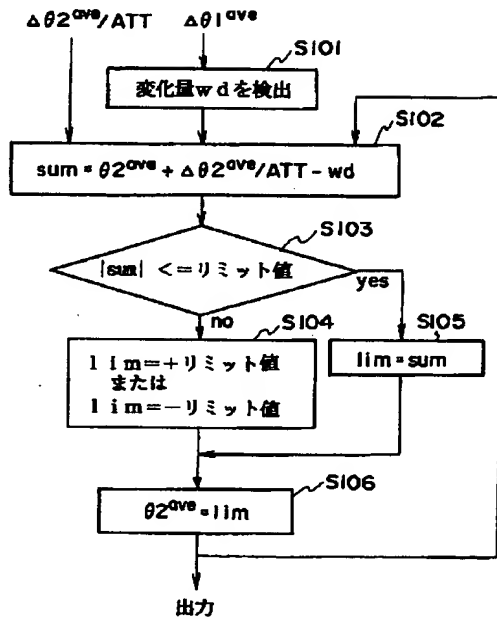
【図 1】



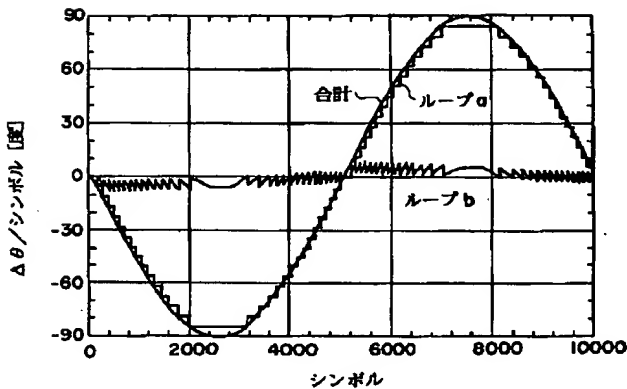
【図 2】



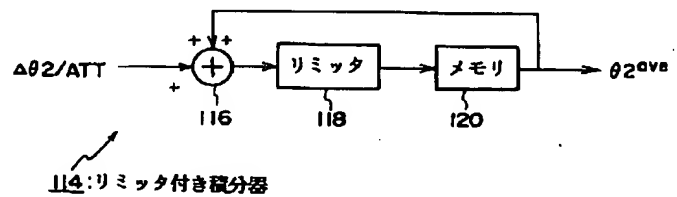
【図 3】



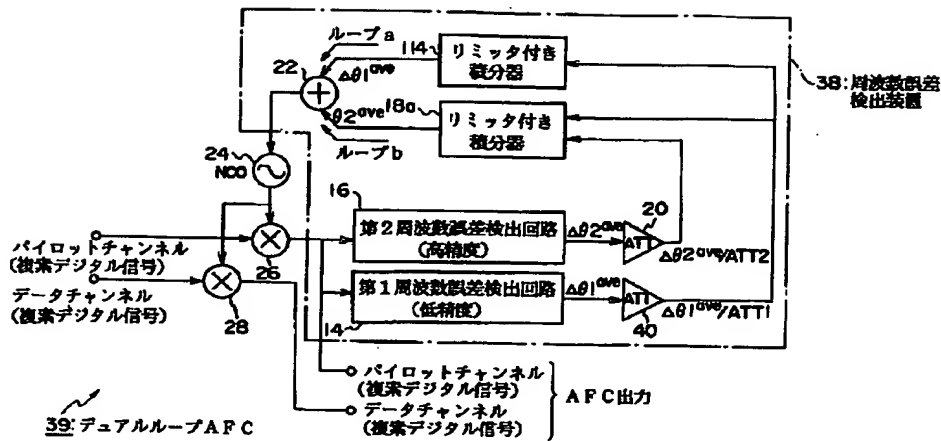
【図 4】



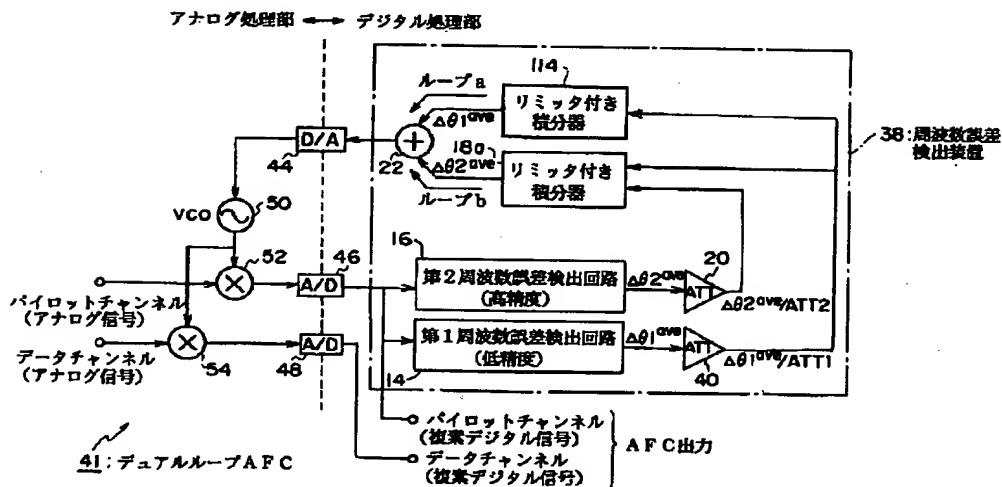
【図 10】



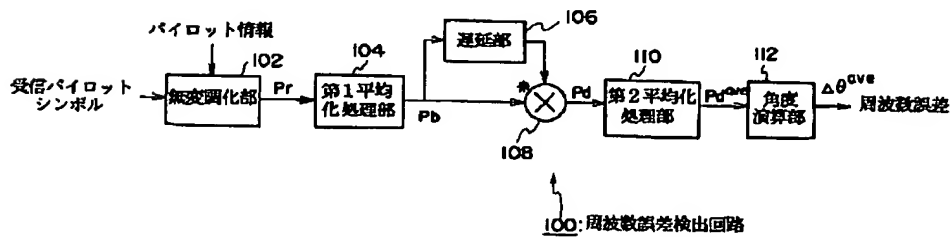
【図 5】



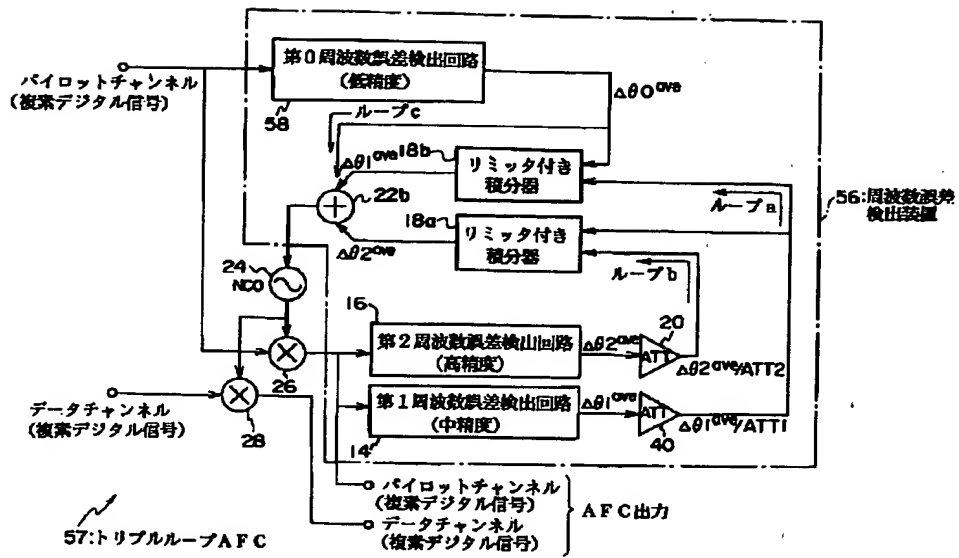
【図 6】



【図 8】



【図7】



【図9】

